

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
HO2M 7/06	HO2M 7/06	A 5H006
HO2M 1/14	HO2M 1/14	5H730
HO2M 3/28	HO2M 3/28	E 5H740

審査請求 未請求 予備審査請求 有 (全 22 頁)

(21) 出願番号 特願2003-573769 (P2003-573769)  
 (86) (22) 出願日 平成14年12月30日 (2002.12.30)  
 (85) 翻訳文提出日 平成16年3月19日 (2004.3.19)  
 (86) 国際出願番号 PCT/CN2002/000920  
 (87) 国際公開番号 W02003/075444  
 (87) 国際公開日 平成15年9月12日 (2003.9.12)  
 (31) 優先権主張番号 10/086,688  
 (32) 優先日 平成14年3月4日 (2002.3.4)  
 (33) 優先権主張国 米国 (US)

(71) 出願人 501372798  
 ザ ユニバーシティ オブ ホンコン  
 The University of H  
 ong Kong  
 ホンコン ポクフラム ロード  
 Pokfulam Road Hong  
 Kong  
 (74) 代理人 100064908  
 弁理士 志賀 正武  
 (74) 代理人 100089037  
 弁理士 渡邊 隆  
 (74) 代理人 100101465  
 弁理士 青山 正和  
 (74) 代理人 100108453  
 弁理士 村山 靖彦

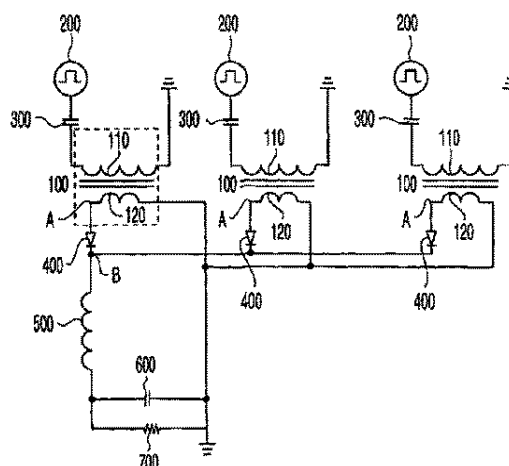
最終頁に続く

(54) 【発明の名称】 リップルの少ない出力を備えた交流-直流変換器

(57) 【要約】

信号を重ね合わせて、低電圧レベルで、電圧および電流のリップルが小さく、直流電流の大きい直流信号を生成する複数の電力変換ユニットを含む、交流-直流変換器である。直流信号は、さらに、LC低域通過フィルタによってフィルタをかけられ、負荷へ出力される前にリップルを最小化される。一実施形態において、複数の電力変換ユニットは、複数の入力パルス発生器によって電力を与えられるのが望ましい。一実施形態において、本電力変換ユニットは、そのゲート電圧が複数のパルス発生器によって制御されるような、フルブリッジ構成で配された複数のnチャンネルMOSFETを含む、入力パルス発生回路によって電力を与えられる。

10



**【特許請求の範囲】****【請求項1】**

複数の入力信号から一つの直流信号を作るための装置において、  
各々が、それぞれの入力信号から時間依存の出力信号を作るように構成された、複数の電力変換器と、

前記時間依存の出力信号を結合して、それによって直流信号を作るための重ね合わせ回路と

を備え、前記時間依存の各出力信号は、それぞれ異なる位相を持っていることを特徴とする装置。

**【請求項2】**

各電力変換器は、変圧器に接続されるコンデンサを備え、前記コンデンサは、入力信号を受け取り、前記変圧器は、時間依存の出力信号を出力することを特徴とする請求項1記載の装置。

**【請求項3】**

前記重ね合わせ回路は、時間依存の出力信号を整流するための複数の整流器を備えることを特徴とする請求項1記載の装置。

**【請求項4】**

前記重ね合わせ回路は、整流の後に、時間依存の出力信号を結合することを特徴とする請求項3記載の装置。

**【請求項5】**

前記整流器はダイオードであることを特徴とする請求項3記載の装置。

**【請求項6】**

各入力信号は、それぞれ異なる位相を持った時間依存の入力信号であることを特徴とする請求項1記載の装置。

**【請求項7】**

各入力信号は、矩形波と正弦曲線の少なくとも一つを備えることを特徴とする請求項6記載の装置。

**【請求項8】**

さらに、前記複数の入力信号を提供するための少なくとも一つの電力源を備えることを特徴とする請求項6記載の装置。

**【請求項9】**

時間依存の出力信号の絶対直流バイアスは、時間依存の入力信号の絶対直流バイアスよりも小さいことを特徴とする請求項6記載の装置。

**【請求項10】**

複数の入力信号から直流信号を作るための装置において、  
前記複数の入力信号から、複数の中間の時間依存の信号を作るための入力回路と、  
各々がそれぞれの中間の時間依存の信号から、時間依存の出力信号を作るように構成された複数の電力変換器と、

前記時間依存の出力信号を結合して、それによって直流信号を作るための重ね合わせ回路と

を備え、

時間依存の各出力信号は、それぞれ異なる位相を持っていることを特徴とする装置。

**【請求項11】**

前記入力回路は、第1の組および第2の組のトランジスタを備え、第1および第2の組の各要素は、それぞれドレーンとソースとゲートを持っていることを特徴とする請求項10記載の装置。

**【請求項12】**

前記トランジスタは、金属酸化膜半導体電界効果トランジスタ(MOSFET)であることを特徴とする請求項11記載の装置。

**【請求項13】**

前記第1の組のトランジスタの各要素のドレインは、直流電圧においてバイアスされ、前記第1の組のトランジスタの各要素のソースは、それぞれの電力変換器と電気的な伝達があることを特徴とする請求項12記載の装置。

**【請求項14】**

前記第2の組のトランジスタの各要素のドレインは、第1の組のトランジスタのそれぞれの要素のソースと電気的な伝達があることを特徴とする請求項13記載の装置。

**【請求項15】**

前記第1および第2の組のトランジスタの各要素のゲートは、入力信号のそれぞれ一つを受信し、前記第1および第2の組のトランジスタが受信した入力信号は、異なるデュティサイクルを持つことを特徴とする請求項14記載の装置。

**【請求項16】**

前記第1および第2の組のトランジスタの各要素のゲートは、入力信号のそれぞれ一つを受信し、第1および第2の組のトランジスタが受信した入力信号は、異なる位相を持つことを特徴とする請求項15記載の装置。

**【請求項17】**

前記入力回路は、フルブリッジ構成で接続される複数のMOSFETを備えることを特徴とする請求項10記載の装置。

**【請求項18】**

前記入力回路は、さらに、MOSFETのサブセットの各要素のドレインに接続される直流電圧源を備えることを特徴とする請求項17記載の装置。

**【請求項19】**

電力源からのそれぞれの入力信号は、前記複数の各々のMOSFETのゲート電圧を制御し、それによって中間の時間依存の信号を作ること特徴とする請求項18記載の装置。

**【請求項20】**

各入力信号は、時間依存の入力信号であることを特徴とする請求項19記載の装置。

**【請求項21】**

前記入力信号は、前記電力変換器を交互に直流電圧源と接地電位とに接続するために、前記MOSFETのゲート電圧を制御して、MOSFETをオンとオフに切り替えることを特徴とする請求項20記載の装置。

**【請求項22】**

各電力変換器は、1次側巻き線と2次側巻き線とを持った変圧器を備えることを特徴とする請求項21記載の装置。

**【請求項23】**

前記各電力変換器は、さらに、アノードが前記2次側巻き線に接続し、カソードが他の前記変換器の少なくとも一つの他の整流ダイオードのカソードに接続するような整流ダイオードを備えることを特徴とする請求項22記載の装置。

**【請求項24】**

前記入力信号は、第1および第2の組の直交する時間依存の電気信号を備えることを特徴とする請求項10記載の装置。

**【請求項25】**

複数の入力信号から直流信号を作るための方法において、  
前記入力信号から複数の時間依存の出力信号を作る段階と、  
それによって直流信号を作るために、時間依存の出力信号を結合する段階と  
を備え、  
前記時間依存の出力信号の各々は、それぞれ異なる位相を持つことを特徴とする方法。

**【請求項26】**

前記結合する段階は、さらに、時間依存の出力信号を整流する段階を備えることを特徴とする請求項25記載の方法。

## 【請求項27】

前記時間依存の出力信号は、結合する前に整流されることを特徴とする請求項26記載の方法。

## 【請求項28】

前記時間依存の出力信号を作る段階は、さらに、入力信号の直流バイアスを減らす段階を備えることを特徴とする請求項25記載の方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、広く交流-直流変換器に関し、特に、リップルの少ない交流信号を作る交流-直流変換器に関する。

## 【背景技術】

## 【0002】

図1(a)は、交流-直流変換器の典型的な一例を示しており、ここには、電力変換ユニットと、インダクター-コンデンサ低域通過フィルタと、入力パルス発生器とが含まれる。電力変換ユニットには、1次側と2次側の巻き線、及び、アノードが2次側巻き線のいずれかの突起にそれぞれ結合される2つの整流ダイオードが含まれる。次に、それらのダイオードのカソードは、低域通過フィルタに接続されるのと同時に、互いに接続される。1次側巻き線は、入力パルス発生器に接続される。

## 【0003】

動作において、入力パルス発生器は、1次側巻き線を通して、図1(b)に示すように交流信号を出力する。1次側巻き線を通った信号は、その後、2次側巻き線へと転送され、そこでは、信号の負の部分が、整流ダイオードによって整流されて、図1(c)に示されるような信号を生み出す。この信号は、その後、低域通過フィルタによってフィルタがかけられ、図1(e)に示すような出力リップルを伴う直流出力信号を出力する。

【特許文献1】米国特許第5,668,464号

【特許文献2】米国特許第5,663,876号

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

出力リップルは、出力直流電圧レベルが高い時の小さな摂動に過ぎないが、このリップルは、出力直流電圧レベルが低い時には、大きな問題になる。マイクロプロセッサのような現代の様々な半導体素子は、典型的には、直流低電圧で動作するので、このリップルは、素子の正しい動作の妨害をするかも知れない。典型的な現代の半導体素子の、直流電圧で許容できるリップルは、1%が限界である。例えば1Vの直流低電圧で動作する半導体素子に対して、電圧リップルは、大きな関心事であり、それは、絶対的な許容できるリップルが、動作電圧が下がるにつれて小さくなるからである。

## 【0005】

出力リップルを最小化するための1つの方法は、変換器のフィルタ能力を改善することである。これは、低域通過フィルタ内のコンデンサについて、容量を増やすこと、および/または、インピーダンスを下げることによって達成される。低い直列インピーダンスを持った現実のコンデンサは、実際には、高価なのが普通である。しかし、大きなコンデンサは、より広い面積を占め、低インピーダンスのコンデンサは、高価である。代わりに、より大きなインダクタを、フィルタ能力を改良するのに使用することができる。しかし、より大きなインダクタもまた、より広い面積を占める。加えて、それらは、より容易に飽和する。

## 【0006】

出力リップルを減らすための他の方法は、入力信号の周波数を上げることである。しかし、インダクタを通して高い周波数の電流が流れると、インダクタのフェライトの中に高い周波数の束の変化が起き、これによって、コアの損失が増加し、インダクタの効率が減

少する。加えて、低損失のフェライト物質を持ったインダクタは、高価である。

【0007】

標準的な交流-直流変換回路を変更することによって、出力リップルを減らす試みがいくつか成されてきた。例えば、ここに組み入れる、Krein他による特許文献1は、出力リップルを打ち消す交流リップル信号を生成する帰還制御回路を組み込んだ、交流-直流変換回路を特許請求している。この変換回路の欠点は、帰還制御回路が、この回路を複雑にするだけでなく、小さな半導体素子の内部に貴重な面積を占めるということである。加えて、出力インダクタは、インダクタの性能を落とす可能性のある、交流電流リップルを伝える。他の特許として、ここに組み入れる、Newton他による特許文献2は、出力リップルを伴わずに直流信号を作り出すことのできる、2つの出力インダクタを備えた整流回路について記載している。しかし、この特許は、所定の動作条件で動作する特定のインダクタンス値を備えたインダクタを用いないと、達成することができないものである。加えて、2つの出力インダクタを通る電流と電圧のリップルは、大きいものであり、性能を損なう可能性がある。

【0008】

従って、直流電圧レベルが低く、電圧と電流のリップルが小さく、直流出力電流が大きい直流信号を、大きなコンデンサおよび/またはインダクタ、あるいは複雑な追加回路や、厳格な動作条件などが無くとも作り出すような、改良された交流-直流変換器に対する要求がある。

【課題を解決するための手段】

【0009】

従って、本発明の目的は、電圧レベルが低く、出力リップルが小さく、大きなコンデンサおよび/またはインダクタや複雑な追加回路や厳格な動作条件が無くとも作り出せるような交流-直流変換器を提供することである。

【0010】

本発明のもう一つの目的は、電圧レベルが低く、出力インダクタを通る電圧と電流のリップルが小さく、直流出力電流が大きい直流信号を、大きなコンデンサおよび/またはインダクタ、あるいは複雑な追加回路や、厳格な動作条件などが無くとも作り出すような、交流-直流変換器を提供することである。

【0011】

要約すると、本発明は、電圧レベルが低く、電圧および電流リップルが小さく、直流電流が大きい直流信号を生成するために、信号を重ねる複数の電力変換ユニットを含む交流-直流変換器を提供する。一実施形態において、その交流-直流変換器は、複数の電力変換ユニットと、入力パルス発生システムと、低域通過フィルタとを備える。各電力変換ユニットには、1次側巻き線と2次側巻き線を備えた変圧器と、1次側巻き線に接続される直流阻止コンデンサと、アノードが2次側巻き線に接続される整流ダイオードとが含まれる。上記の整流ダイオードのカソードは、低域通過フィルタに接続されると同時に、互いに接続され、その結果、各電力変換ユニットを、低域通過フィルタに接続すると同時に、互いに接続する。上記低域通過フィルタは、インダクター-コンデンサ低域通過フィルタであることが望ましい。上記入力パルス発生システムは、複数の入力パルス発生器を含み、それぞれが電力変換ユニットの直流阻止コンデンサに接続されるのが望ましい。

【0012】

動作上、各入力パルス発生器は、位相は違っていても他の発生器が生成した信号と同じ矩形波入力信号を出力するのが望ましく、その結果、信号は、重なり合って、その信号の内の少なくとも一つが、所定の瞬間にハイになる。一実施形態において、その矩形波信号は、互いに対して等しく位相シフトしている。各入力信号は、直流阻止コンデンサを通過して1次側巻き線に送信され、上記コンデンサは、信号中の直流バイアスをすべてフィルタして除き、その後、信号は、1次側巻き線から2次側巻き線へ転送される。各2次側巻き線における上記信号は、その後、整流ダイオードに送信され、この整流ダイオードは、信号の負の部分を整流する。整流された各信号は、その後、重ねられて、直流電圧レベルが低

く、電圧と電流のリップルが小さく、直流電流の大きな直流信号を生成する。直流信号は、その後、低域通過フィルタによってフィルタがかけられて、さらに電圧と電流のリップルがひらされて、直流出力信号を生成する。

【0013】

他の一実施形態において、本交流-直流変換器には、上述した変換器と同じ電力変換ユニットと低域通過フィルタが含まれ、入力パルス発生システムは、改良されたものが含まれる。改良された入力パルス発生システムには、第1、第2、第3、第4のnチャンネルMOSFETがフルブリッジ構成になったものが含まれるのが望ましく、第1および第3のMOSFETのドレインは、互いにそして接地電位に接続され、同じMOSFETのソースは、第2および第4MOSFETのドレインにそれぞれ接続され、第2および第4MOSFETのソースは、直流電圧源と直流阻止コンデンサに接続される。直流阻止コンデンサは、第1および第2電力変換ユニットにも接続され、ここで、第1および第2電力変換ユニットの第1および第2の1次側巻き線は、互いに、一つの突起上の直流阻止コンデンサと、他のそれぞれの突起上の第1および第3MOSFETのソースとに接続する。第1、第2、第3、第4パルス発生器は、第1、第2、第3、第4MOSFETに、それぞれ接続される。第1および第2パルス発生器は、矩形波を出力して、第1MOSFETと第2MOSFETを交互にオンに切り替える、すなわち、第1MOSFETあるいは第2MOSFETのいずれかがオンに切り替わるが、同時にはオンにならない。両方のMOSFETがオフに切り替わる間の短い期間は、MOSFETの交互にスイッチングする間に挟まり、直流電圧源が接地電位に接続されるのを防ぐ。第1MOSFETと第2MOSFETとを交互にオンに切り替えることにより、第1の1次側巻き線は、直流電圧源と接地電位とに交互に接続され、巻き線を横切る信号を生成する。

【0014】

第3および第4パルス発生器は、それぞれ第1および第2パルス発生器と同じではあるが、180度位相のシフトした信号を出力する。これは、第2の1次側巻き線を横切る信号を生成し、この信号は、第1の1次側巻き線を横切る信号と同じであるが位相が180度シフトしたものである。第1および第2の1次側巻き線を横切る信号は、ローであるより長い間ハイであるのが望ましく、その結果、2つの信号がハイである間、2つの信号は重なり、いずれの瞬間も少なくとも一つの信号がハイとなる。1次側巻き線における信号は、その後、2次側巻き線に転送され、その後、整流ダイオードに転送されて、そこで信号の負の部分が整流される。整流された信号は、その後、重ねられて、電圧レベルが低く、電圧と電流のリップルが小さく、直流電流の大きな直流信号を作り出す。重ねられた直流信号は、その後、インダクターコンデンサ低域通過フィルタによってフィルタにかけられ、負荷に出力される前に、さらにリップルを最小化する。

【発明を実施するための最良の形態】

【0015】

図2では、本発明による交流-直流変換器10の一実施形態が示される。図2に示されるように、交流-直流変換器10は、1次側巻き線110と2次側巻き線120を備えた変圧器100と、1次側巻き線110に接続される直流阻止コンデンサ300と、2次側巻き線120に接続される整流ダイオード400のような整流器とを各々が含んだ、複数の電力変換ユニットを含むのが望ましい。変圧器は、交流-直流変換器10が分離しないために、インダクタで置き換えることができる。

【0016】

本明細書を参照すると、当業者ならば、図2では3つの電力変換ユニットが描かれているが、少しのユニットあるいは追加ユニットを正しい変更で加えることができることを理解されよう。電力変換ユニットの数を増やすことで、直流出力電圧内にあるリップルの相対量を減らすことが望ましい。さらなる電力変換ユニットを、本発明のいずれかの実施形態に加えて、電圧リップルを減らして直流電流出力を増やすことができる。

【0017】

入力パルス発生器200は、直流阻止コンデンサ300に各々接続される。ダイオード

400のカソードは、ノードBで接続されて、各電力変換ユニットからの信号は、そのノードにチャンネルされて、そのノードで重ねられるのが望ましい。複数の電力変換ユニットからの信号を重ねることで、有利なことに、電圧レベルが低く、電圧と電流のリプルが小さく、直流電流が大きな直流信号が提供されるが、これは、図3(g)と共に以下で説明される。インダクタ500とコンデンサ600とから作られる、インダクターコンデンサ(LC)低域通過フィルタは、ノードBにおいて、整流ダイオード400のカソードに接続する。LC低域通過フィルタのインダクタ500の出力突起は、出力直流信号を負荷700に提供する。

【0018】

交流-直流変換器10の動作の様々な局面が、図3(a)～(h)に描かれている。図3(a)～(c)には、入力パルス発生器200によって生成される信号が図示されている。入力パルス発生器200は、各々、時間依存の電気信号を提供するのが望ましい。こうして、入力パルス発生器200は、時間的に等分に交替する結果、いかなる瞬間にも少なくとも一つの入力信号がハイであるような、望ましくは等しい振幅とパルス中の矩形波のような、周期的な波形を生成するのが望ましい。すなわち、入力パルス発生器200によって与えられる時間依存の電気信号達は、位相が不一致である。

【0019】

パルス発生器による波形出力の周波数は、一定の、あるいは変化するものである。適切な周波数の限定を受けない範囲の中には、例えば、約25kHzから約1MHzの範囲の周波数が含まれるが、それは例えば約100kHzから500kHzの周波数である。本明細書を参照すると、当業者ならば、交流-直流変換器10の部品の、キャパシタンスやインダクタンスのような値は、パルス発生器から受け取る波形の周波数によって決まることを理解されよう。

【0020】

各入力信号は、直流阻止コンデンサ300を通して1次側巻き線110に送信されるが、これによって、信号内のいかなる直流バイアスも減らすか、望むらくは阻止して、変圧器100の飽和を防ぐ。各信号は、その後、1次側巻き線110から2次側巻き線120へ転送されて、この転送によって、時間依存の出力信号を作る。

【0021】

2次側巻き線120(ノードA)における時間依存の出力信号が、図3(d)～(f)に図示されている。これらの信号は、コンデンサ300と1次側巻き線110によって形が作られ、やや下方に電圧がシフトした、鋸歯状の波形となる。2次側巻き線120における時間依存の信号は、交流-直流変換器10によって受け取られる入力信号よりも小さな絶対直流バイアスを備えている。絶対直流バイアスとは、直流バイアスの絶対値を意味している。

【0022】

2次側巻き線120(ノードA)における時間依存の出力信号は、信号の正の部分だけが残るように、ダイオード400によって整流される。整流した後、各電力変換ユニットからの信号は、ノードBにチャンネルされ、ノードBで互いに重ねられて、図3(g)に描かれる信号となる。図から分かるように、一つの電力変換ユニットからの信号が何らかの著しい程度まで減衰する前に、他の電力変換ユニットからの第2の信号が、第1の信号の上に重ねられて、結果として、電圧と電流のリプルが最小の直流信号ができる。加えて、信号を重ねることによって、各電力変換ユニットは、ノードBにおける電流全体に寄与でき、そのノードと変換器の出力とにおける信号の電流レベルを増加させる。整流器は、反転されて、負の直流出力電圧を得ることができる。

【0023】

別の実施形態において、整流ダイオード400は、例えば、MOSFETあるいは同期式整流器のような電子スイッチと置き換えることができる。同期式整流器は、ダイオードをMOSFETと置き換えることによって提供される。例えば、ダイオード400の置き換えは、正しいゲートの駆動順序を持ったMOSFETによって行われる。MOSFET

のゲート駆動電圧は、MOSFETが置かれている回路のパスが、順電流 (forward current) 以下である時に、オンするようにプログラムされる。MOSFETは、0.6Vより小さい電圧降下を持ち、この電圧は、ダイオードには典型的なものである。

【0024】

図3(a)～(i)に戻って、ノードBにおける信号は、インダクタ500とコンデンサ600とによって作られるLC低域通過フィルタによって、次にフィルタがかけられ、さらに電圧と電流が下げられて、図3(i)で描かれる出力直流信号を作り出す。リップルを最小化するために、フィルタ要素として動作した上に、インダクタ500は、交流-直流変換器10の直流出力電流と等しい電流を備えた、負荷700用の所定の等価直流電流源としても動作する。所定の電流負荷と共に、入力パルス発生器200は、入力パルス信号と同相の入力電流波形を生成することができるだろう。加えて、所定の電流源負荷は、変圧器の漏洩インダクタンス、もしくは負荷側の未定義のキャパシタンスの間の共振といった、望ましくない多くの回路動作を最小化する。定義済みの電流源負荷は、ダイオード400と入力パルス発生器200から引き出すRMS電流を少なくし、それによって、ピーク電流によってできる信号損失を減らす。ダイオード400あるいはパルス発生器200は、矩形波の電流波形を経験するのが望ましく、これによって、電流の平均値に比べて最小のRMS値を提供する。波形の形状は、予測不可能な負荷電流によってより、むしろインダクタによって、矩形波に決まる。電流の平均値は、負荷によって決定される。

【0025】

図3(g)を参照すると、Bにおける電圧のリップルは、出力インダクタにおける電圧リップルがスイッチング矩形波である従来技術による電圧源でそうであったように、ゼロにはならない。Bにおけるリップルは小さいので、出力インダクタ500は、大きなインダクタンスを必要としない。インダクタ500のインダクタンスは、所定の電流源負荷を、パルス発生器200とダイオード400に提供するように選択されるのが望ましい。出力インダクタ500は、従来技術のフィルタインダクタよりもかなり小さいので、適切なインダクタは、プリント回路基板トレースインダクタンスのような、回路からの寄生インダクタンスであろう。

【0026】

出力電圧の大きさは、入力パルスの振幅と、そのパルス中のデューティサイクルと、絶縁変圧器の巻き線比とから決定される。例えば、入力パルスの振幅が増加すると、直流出力電圧の振幅が増加し、絶縁変圧器の巻き線比が小さくなった時も同様である。ここで、Nを1次側巻き線と2次側巻き線の巻き数とする時、巻き線比は、1次側N/2次側Nで定義される。2次側巻き数である2次側Nが大きくなると、巻き数比は小さくなり、従って、出力電圧は増加する。

【0027】

変圧器に与えられる矩形波のような交流電圧波形は、直流成分がゼロであるのが望ましい。ゼロ直流成分を伴った電圧波形に対して、波形の電圧vの時間曲線より下の正の領域は、電圧vの時間曲線より下の負の領域の絶対値に等しい。すなわち、波形の正の領域を積分したものは、負の領域の積分したものの絶対値に等しい。入力パルスのデューティサイクルが変化する時には、変圧器によって作られる交流電圧は、一定の電圧時間積分を与えるように変化するのが望ましい。一定の時間積分によって、正の領域の積分は、波形の負の領域の絶対値に等しいままであることになる。加えて、波形のピーク間電圧も、デューティサイクルが変化しても、一定のままであるのが望ましい。例えば、もし負のピーク振幅の絶対値が小さくなると、正のピーク振幅は大きくなって、ピーク間電圧を一定に保つのが望ましい。これによって、整流の後に正の振幅が変化し、その後、直流出力電圧を作り出す。

【0028】

交流-直流変換器10は、本発明に従って、図4に示される交流-直流変換器20へと変更することができる。変更された交流-直流変換器には、入力パルス発生回路と、2つの電力変換ユニットと、コンデンサー-インダクタ低域通過フィルタとが含まれる。入力パ



ルス発生回路は、パルス発生器230から複数の入力信号を受け取って、それによって、電力変換ユニットへ与えられる、中間の時間依存の信号を用意するのが望ましい。電力変換ユニットは、直流出力信号を用意するために結合される、時間依存の信号を出力する。

【0029】

入力パルス発生回路には、4つのnチャンネルMOSFET・210A~210Dのような複数の電界効果トランジスタと、直流電圧源240と、パルス発生器230A~230Dとが含まれる。NチャンネルMOSFET・210A~210Dは、それぞれ、直流電圧源240に結合するMOSFET・210Aと210Cと結合されるドレーンと、MOSFET・210Bと210Dに結合されるソースを備えた、フルブリッジ(full bridge)構成で配置される。MOSFET・210Bと210Dのソースは、接地電位と直流阻止コンデンサ300とに結合される。MOSFET・210A~210Dの各ゲートは、図5(a)~(d)と共に以下に説明する、特定の周期と振幅のパルスを出力するように各々プログラムされているパルス発生器230A~230Dに結合される。MOSFETは、以下に説明するように、オンとオフの間を切り替わるトグルスイッチとして動作するのが望ましい。しかし、スイッチング機能を実行するのに使用することもできるpチャンネルMOSFETは、本発明の交流-直流変換器の中で使用することができる。

【0030】

入力信号発生回路は、入力信号を、2つの電力変換ユニットに提供する。各電力変換ユニットには、変圧器100と整流ダイオード400が含まれる。2つの電力変換ユニットは、1つの直流阻止コンデンサ300を共有し、それ以上のコンデンサを不要としている。1次側巻き線110Aと110Bは、ノードCとDとに、それぞれ結合され、また直流阻止コンデンサ300に結合される。2次側巻き線120は、各々、ダイオード400に結合される。ダイオード400のカソードは、ノードBに接続されて、各電力変換ユニットからの信号は、ノードにチャンネルされ、ノードで重ねられる。次に、ノードBは、インダクタ500とコンデンサ600とから形成されるLC低域通過フィルタに接続される。LC低域通過フィルタのインダクタ500の出力突起は、得られた直流信号を負荷700に出力する。変圧器は、交流-直流変換器20を絶縁しないために、インダクタと置き換えることができる。

【0031】

交流-直流変換器20の動作の様々な側面が、図5(a)~(i)に図示されている。最初の4枚の図5(a)~(d)は、MOSFET・210A~210Dのゲートに与えられるパルス発生器230によって作られる信号を描いている。パルス発生器230Aと230Cとからの信号は、180度位相シフトしている以外は同じである。同様にパルス発生器230Bと230Dとからの信号は、180度位相シフトしている以外は同じである。パルスのタイミングは、交流-直流変換器10の直流出力内のリップルを最小化するために重要であり、以下で図5(g)と共に説明される。

【0032】

パルス発生器230Aにおける信号がハイで、パルス発生器230Bにおける信号がローの時、MOSFET210Aは、MOSFET210Bがオフに切り替わっている間に、オンに切り替わり、1次側巻き線110AをノードCにおいて直流電圧源240に接続する。直流電圧源240よりも低い電位においてコンデンサ300で、電圧降下が1次側巻き線110Aを通して起こり、電流を1次側巻き線110Aを通して充電コンデンサ300に流す。コンデンサ300が放電するにつれて、1次側巻き線110Aを挟んでの電圧の差は少なくなる。

【0033】

パルス発生器230Aにおける信号がローで、パルス発生器230Bにおける信号がハイの時、MOSFET・210Aはオフし、MOSFET・210Bはオンし、1次側巻き線110AをノードCを通して接地電位に接続する。そして、1次側巻き線110Aを挟んでの電圧の差は反転し、コンデンサ300は電圧と電流を、1次側巻き線110Aを通して点Cを通過して接地電位に放電する。コンデンサ300が放電するにつれて、1次側巻

き線110Aを挟む電圧の差は少なくなる。

【0034】

その間パルス発生器230Aと230Bの両方からの信号がローであるような短い期間が、MOSFETが絶対に同時にオンしないように、スイッチングMOSFET210Aと210Bの間に交互に挿入される。そして、例えば、波形5A/5Bと5C/5Dは、望ましくは直交する波形の第1の組と第2の組を表している。これによって、直流電圧源が、直接的に接地電位に接続されて、直流電圧源を損傷しないようにする。信号230Aと230Bがローのとき、1次側巻き線110Aを挟む波形は、1次側巻き線の磁化電流によって、正もしくは負である。1次側巻き線の磁化電流は、2つの直交するMOSFETの本体ダイオードを通して流れるであろう。本体ダイオードは、各MOSFETに特有のものであり、それでもって逆平行に接続される。磁化電流の方向と大きさは、磁化距離と動作デューティサイクルと変圧器の位相によって決まる。その期間は短く、ロー出力リップル電圧が発生するのを阻止するのが望ましい。

【0035】

パルス発生器230Aおよび230Bと、MOSFET・210Aおよび210Bの相互動作によって、図5(e)に示されるような、1次側巻き線110Aを通り下方方向にシフトした鋸状の波形が作られる。波形の大まかな形状は、MOSFET・210Aと210Bおよび1次側巻き線110Aのインピーダンスと同様に、コンデンサ300の充電と放電によって生じる。入力パルス発生器230Cと230DおよびMOSFET・210Cと210Dは、入力パルス発生器230Aと230BおよびMOSFET・210Aと210Bと同様に、相互動作し、しかし180度位相シフトして、1次側巻き線110Bを横切る波形を、図5(f)に示すように生成する。

【0036】

直流阻止コンデンサ300を共有することは、交流-直流変換器50の利点である。例えば、直流阻止コンデンサが巻き線110Aを通して充電され、巻き線110Bによって放電される時には、阻止コンデンサを通して流れるRMS電流は、減るのが望ましい。そして、他の電圧源と比較して、より小さいか、より低い品質のコンデンサを使用することができる。

【0037】

信号は、1次側巻き線110から2次側巻き線120へ回され、そこでダイオード400によって整流され、信号の正の部分だけが残る。各電力変換ユニットからの信号は、その後、ノードBで重ねられて、図5(g)で示すような信号になる。特に、一つの電力変換ユニットからの第1の信号が重大な程度まで減衰する前に、第2電力変換ユニットからの第2の信号が第1の信号の上に重ねられ、その結果、変換器の出力におけると同様に、ノードBにおいて電圧と電流のリップルが最小の、直流信号になる。複数の電力変換ユニットからの信号を重ねることによって、各電力変換ユニットは、ノードBにおいて電流に寄与することができ、そのノード、ひいては変換器の出力において、信号の電流レベルを増やす。ノードBにおける信号は、さらに、インダクタ500とコンデンサ600から作られるLC低域通過フィルタによってフィルタがかけられ、さらに電圧リップルを減らし、図5(i)において示される直流信号を生み出す。整流器は、反転されて、負の直流出力電圧を得る。

【0038】

直流出力電圧の振幅は、パルス発生器230が作るパルスのデューティサイクルによって決まる。オンのデューティサイクルを増やすことによって、パルス発生器の直流平均電圧が増加し、それによって、直流阻止コンデンサを横切る電圧が増加する。直流阻止コンデンサ300を横切る、より高い電圧で、1次側巻き線110Aと110Bを挟む電圧差は、1次側巻き線110Aと110Bが直流電圧源240に接続される時に、より小さくなり、ノードB、ひいては出力における信号の振幅を小さくなる。

【0039】

交流直流変換器10あるいは20は、変圧器100あるいは他の回路素子内の寄生ある

いは漏洩インピーダンスによって起きる、鋭い電圧のエッジおよび望まれない電圧のスパイクを取り除くために変更することができる。例えば、緩衝回路を、整流ダイオード400、2次側巻き線120を横切って、あるいは低域通過フィルタ500と600を横切って追加することができる。

【0040】

本発明は、ここに記載した特定の実施形態による範囲内に制限されるものではなく、本発明の個々の面を単に説明することを意図しており、そして機能的に等価な方法と部品とは、本発明の範囲内にある。実際、ここに示し説明したものに加えた、本発明の様々な変更は、当業者には、前述の説明と添付の図面とから明らかとなろう。そのような変更は、添付の特許請求の範囲の内であることを意味している。

【0041】

本明細書で触れた全ての出版物と特許とは、個々の各出版物あるいは特許明細書が、特別にかつ個々に参照のために組み込まれることを指示されるのと同様に、全て参照のためにここに組み入れられる。

【図面の簡単な説明】

【0042】

【図1】(a)は、典型的な従来技術による交流-直流変換器の図である。(b)は、(a)の変換器の1次側巻き線を横切る入力パルス発生器によって生成される入力信号のグラフである。(c)は、(b)に示される信号が、1次側巻き線から2次側巻き線へ転送されて、(a)で示される変換器の整流ダイオードによって整流された後のグラフである。(d)は、(a)に示される変換器のインダクタを通して流れる電流のグラフである。(e)は、(a)に示される変換器の出力直流信号のグラフである。

【図2】本発明による好ましい交流-直流変換器の図である。

【図3】(a)～(c)は、図2に示される変換器の入力パルス発生器によって生成される信号のグラフである。(d)～(f)は、図2に示される変換器の2次側巻き線を横切る信号のグラフである。(g)は、図2に示される変換器のノードBにおける信号のグラフである。(h)は、図2に示される変換器の出力インダクタを横切る電流のグラフである。(i)は、図2に示される変換器の出力直流信号のグラフである。

【図4】本発明による交流-直流変換器の別の実施形態である。

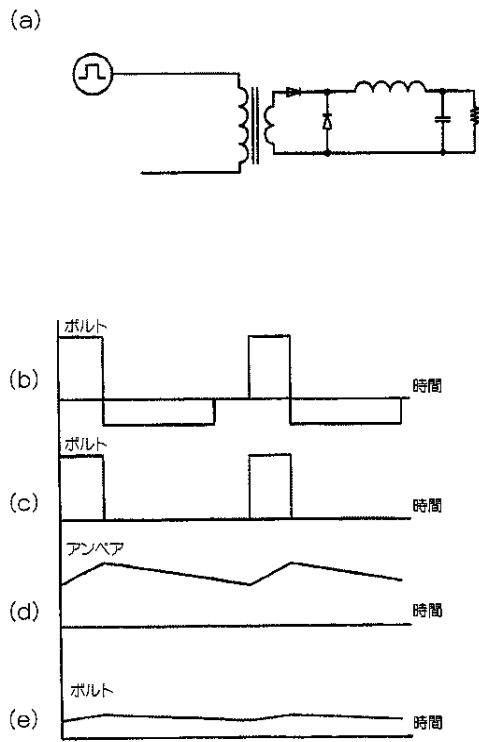
【図5】(a)～(d)は、図4に示される変換器のパルス発生器によって生成される信号のグラフである。(e)、(f)は、図4に示される変換器の2次側巻き線を横切る信号のグラフである。(g)は、図4に示される変換器のノードBにおける信号のグラフである。(h)は、図4に示される変換器の出力インダクタを横切る電流のグラフである。(i)は、図4に示される変換器の出力直流信号のグラフである。

【符号の説明】

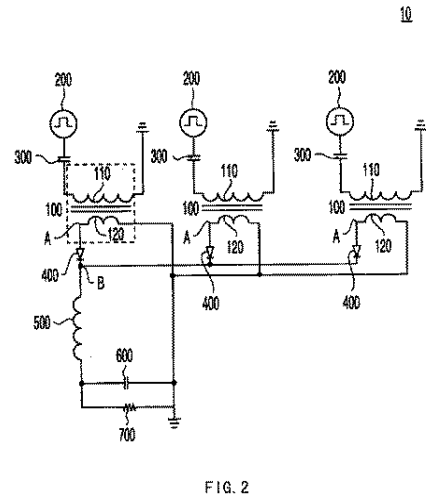
【0043】

- 10…交流-直流変換器
- 100…変圧器
- 110…1次側巻き線
- 120…2次側巻き線
- 200…入力パルス発生器
- 300…直流阻止コンデンサ
- 400…整流ダイオード
- 500…インダクタ
- 600…コンデンサ
- 700…負荷

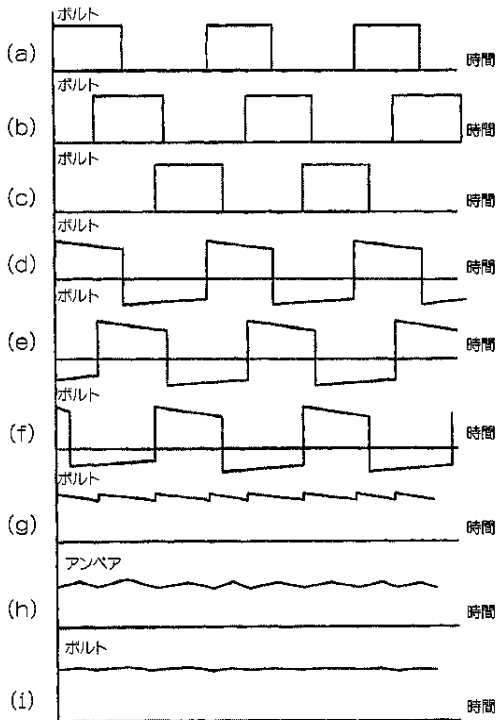
【図1】



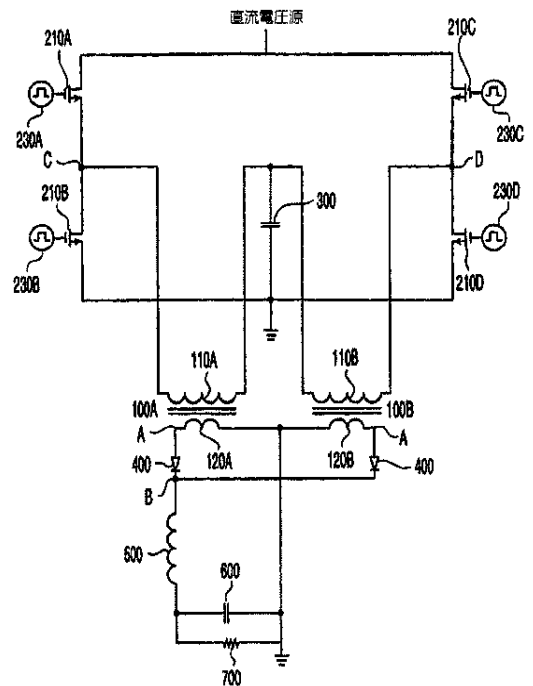
【図2】



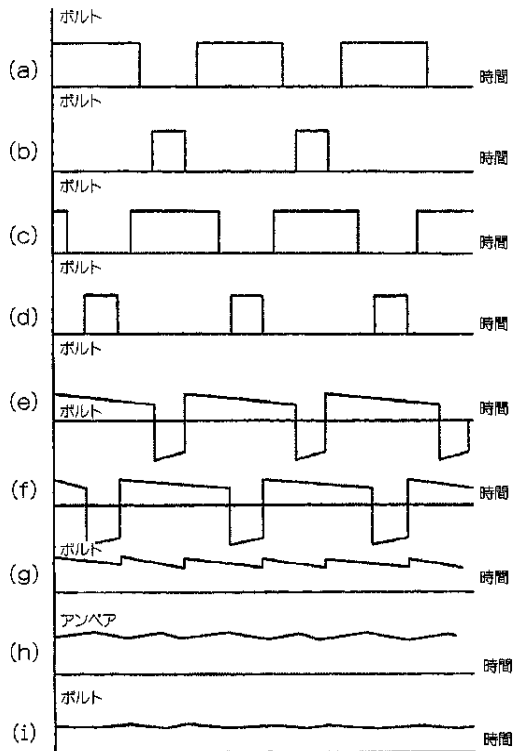
【図3】



【図4】



【図5】



## 【手続補正書】

【提出日】平成15年7月11日(2003.7.11)

## 【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

## 【補正の内容】

## 【特許請求の範囲】

## 【請求項1】

複数の入力信号から一つの直流信号を作るための装置において、

各々が、第1および第2入力接続部と、第1および第2出力接続部とを持つ複数の変圧器と、

各変圧器の第1の入力接続部に接続される、時間依存の入力信号の各信号源と、  
 変圧器による信号出力を結合し、それによって直流信号を作る重ね合わせ回路と  
 を備え、

前記各信号源において、(a) 時間依存の各入力信号は、正の電圧と負の電圧の間で交互に切り替わり、(b) 別の第1入力接続部に接続される、時間依存の入力信号の位相は異なり、

前記重ね合わせ回路は、

各変圧器の第1出力接続部が接続される第1ノードと、

各変圧器の第2出力接続部が接続される第2ノードと、

第1ノードおよび第2ノードにそれぞれ接続される第1出力端子および第2出力端子とを備え、各変圧器の第1出力接続部と第1ノードの間の電気的経路は整流器を含むことを特徴とする装置。

## 【請求項2】

各変圧器の第1入力接続部と直列のコンデンサを備えることを特徴とする請求項1記載の装置。

【請求項3】

各整流器は、少なくとも一つのダイオードを備えることを特徴とする請求項1記載の装置。

【請求項4】

前記重ね合わせ回路は、変圧器が出力する信号を整流の後に結合することを特徴とする請求項3記載の装置。

【請求項5】

少なくとも一つのダイオードが、各変圧器の出力接続部の一つと直列であることを特徴とする請求項3記載の装置。

【請求項6】

前記時間依存の入力信号は、少なくとも部分的に、互いに重なり合うことを特徴とする請求項1記載の装置。

【請求項7】

時間依存の各入力信号は、矩形波と正弦曲線の内の少なくとも一つを備えることを特徴とする請求項6記載の装置。

【請求項8】

さらに、複数の時間依存の入力信号を提供するための少なくとも一つの電力源を備えることを特徴とする請求項6記載の装置。

【請求項9】

変圧器により出力される信号の絶対直流バイアスは、時間依存の入力信号の絶対直流バイアスよりも小さいことを特徴とする請求項6記載の装置。

【請求項10】

複数の入力信号から直流信号を作るための装置において、  
複数の入力信号から、中間の複数の時間依存の信号を作るための入力回路と、  
直流電圧源と、  
第1および第2の組のトランジスタと、  
複数の電力変換器と、  
時間依存の出力信号を結合して、それにより直流信号を作るための重ね合わせ回路とを備え、

前記第1および第2の組のトランジスタの各要素は、それぞれのゲートと、それぞれの第1接続部と、それぞれの第2接続部とを備え、各トランジスタのゲートは、それぞれの異なる入力信号に接続され、

各電力変換器は、中間のそれぞれの時間依存の信号から時間依存の出力信号を作るように構成され、中間の各時間依存の信号は、正電圧と負電圧の間で交互に切り替わり、時間依存の各出力信号は、それぞれ異なる位相を持ち、

(a) 第1の組のトランジスタの各要素のそれぞれの第1接続部は、直流電圧源に接続され、第1の組のトランジスタの各要素の第2接続部は、電力変換器のそれぞれの第1入力と電気的な伝達があり、(b) 第2の組のトランジスタの各要素のそれぞれの第1接続部は、(i) 電力変換器のそれぞれの第1入力および(ii) 第1の組のトランジスタの一要素のそれぞれの第2接続部と電気的な伝達があり、第1の組のトランジスタの一要素に接続される第2の組のトランジスタの各要素のゲートに接続される入力信号は、第1の組のトランジスタの一要素を持つ

ことを特徴とする装置。

【請求項11】

前記トランジスタは、金属酸化膜半導体電界効果トランジスタ(MOSFET)であることを特徴とする請求項10記載の装置。

【請求項12】

前記第1の組のトランジスタの各要素の第1接続部は、直流電圧においてバイアスされ

たドレーンであることを特徴とする請求項11記載の装置。

【請求項13】

前記第2の組のトランジスタの各要素の第1接続部は、前記第1の組のトランジスタのそれぞれの要素と電気的な伝達があるドレーンであることを特徴とする請求項12記載の装置。

【請求項14】

前記第1および第2の組のトランジスタによって受信された入力信号は、異なるデュティサイクルを持つことを特徴とする請求項13記載の装置。

【請求項15】

前記第1および第2の組のトランジスタによって受信された入力信号は、異なる位相を持つことを特徴とする請求項14記載の装置。

【請求項16】

前記入力回路は、フルブリッジ構成で接続される複数のMOSFETを備えることを特徴とする請求項10記載の装置。

【請求項17】

前記入力回路は、さらに、MOSFETのサブセットの各要素のドレーンに接続される直流電圧源を備えることを特徴とする請求項16記載の装置。

【請求項18】

電力源からのそれぞれの入力信号は、前記複数の各々のMOSFETのゲート電圧を制御し、それによって中間の時間依存の信号を作ること特徴とする請求項17記載の装置。

【請求項19】

各入力信号は、時間依存の入力信号であることを特徴とする請求項18記載の装置。

【請求項20】

前記入力信号は、前記電力変換器を交互に直流電圧源と接地電位とに接続するために、前記MOSFETのゲート電圧を制御して、MOSFETをオンとオフに切り替えることを特徴とする請求項19記載の装置。

【請求項21】

各電力変換器は、1次側巻き線と2次側巻き線とを持った変圧器を備えることを特徴とする請求項20記載の装置。

【請求項22】

前記各電力変換器は、さらに、アノードが前記2次側巻き線に接続し、カソードが他の前記変換器の少なくとも一つの他の整流ダイオードのカソードに接続するような整流ダイオードを備えることを特徴とする請求項21記載の装置。

【請求項23】

前記入力信号は、第1および第2の組の直交する時間依存の電気信号を備えることを特徴とする請求項10記載の装置。

【請求項24】

複数の入力信号から直流信号を作るための方法において、  
各々が、第1および第2入力接続部と第1および第2出力接続部とを持った、第1および第2変圧器を備えた回路を提供する段階と、  
各々が、(i)それぞれ異なる位相を持ち、(ii)正電圧と負電圧の間で交互に切り替わる時間依存の出力信号を、各変圧器の第1入力接続部に入力する段階と、  
それにより直流信号を作るために、前記時間依存の出力信号を結合する段階と、  
前記直流信号を出力する段階と  
を備え、  
前記結合する段階は、各変圧器の第1出力接続部から出力された信号を第1ノードへ入力する段階を備え、  
この入力する段階は、各第1出力接続部からの出力された信号を整流する段階を備え、  
前記直流信号は、第1ノードと電気的な伝達がある第1出力接続部と、第2ノードと電

気的な伝達がある第2出力接続部とを横切って出力され、この第2ノードに各変圧器の第2出力接続部が接続されることを特徴とする方法。

【請求項25】

前記時間依存の出力信号は、結合の前に整流されることを特徴とする請求項24記載の方法。

【請求項26】

前記時間依存の出力信号を作る段階は、さらに、入力信号の直流バイアスを減らす段階を備えることを特徴とする請求項24記載の方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

交流直流変換器10あるいは20は、変圧器100あるいは他の回路素子内の寄生あるいは漏洩インピーダンスによって起きる、鋭い電圧のエッジおよび望まれない電圧のスパイクを取り除くために変更することができる。例えば、緩衝回路を、整流ダイオード400、2次側巻き線120を横切って、あるいは低域通過フィルタ500と600を横切って追加することができる。

図6を参照すると、正弦曲線の入力信号200'を用いた本発明の一実施形態が示されている。

図7を参照すると、単一源201を用いて、複数の時間依存の入力信号200'を提供する本発明の一実施形態が示されている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正の内容】

【0042】

【図1】(a)は、典型的な従来技術による交流-直流変換器の図である。(b)は、(a)の変換器の1次側巻き線を横切る入力パルス発生器によって生成される入力信号のグラフである。(c)は、(b)に示される信号が、1次側巻き線から2次側巻き線へ転送されて、(a)で示される変換器の整流ダイオードによって整流された後のグラフである。(d)は、(a)に示される変換器のインダクタを流れる電流のグラフである。(e)は、(a)に示される変換器の出力直流信号のグラフである。

【図2】本発明による好ましい交流-直流変換器の図である。

【図3】(a)~(c)は、図2に示される変換器の入力パルス発生器によって生成される信号のグラフである。(d)~(f)は、図2に示される変換器の2次側巻き線を横切る信号のグラフである。(g)は、図2に示される変換器のノードBにおける信号のグラフである。(h)は、図2に示される変換器の出力インダクタを横切る電流のグラフである。(i)は、図2に示される変換器の出力直流信号のグラフである。

【図4】本発明による交流-直流変換器の別の実施形態である。

【図5】(a)~(d)は、図4に示される変換器のパルス発生器によって生成される信号のグラフである。(e)、(f)は、図4に示される変換器の2次側巻き線を横切る信号のグラフである。(g)は、図4に示される変換器のノードBにおける信号のグラフである。(h)は、図4に示される変換器の出力インダクタを横切る電流のグラフである。(i)は、図4に示される変換器の出力直流信号のグラフである。

【図6】正弦曲線の入力信号を用いた本発明の一実施形態を示す図である。

【図7】時間依存の入力信号の単一源を用いた本発明の一実施形態を示す図である。

【手続補正4】



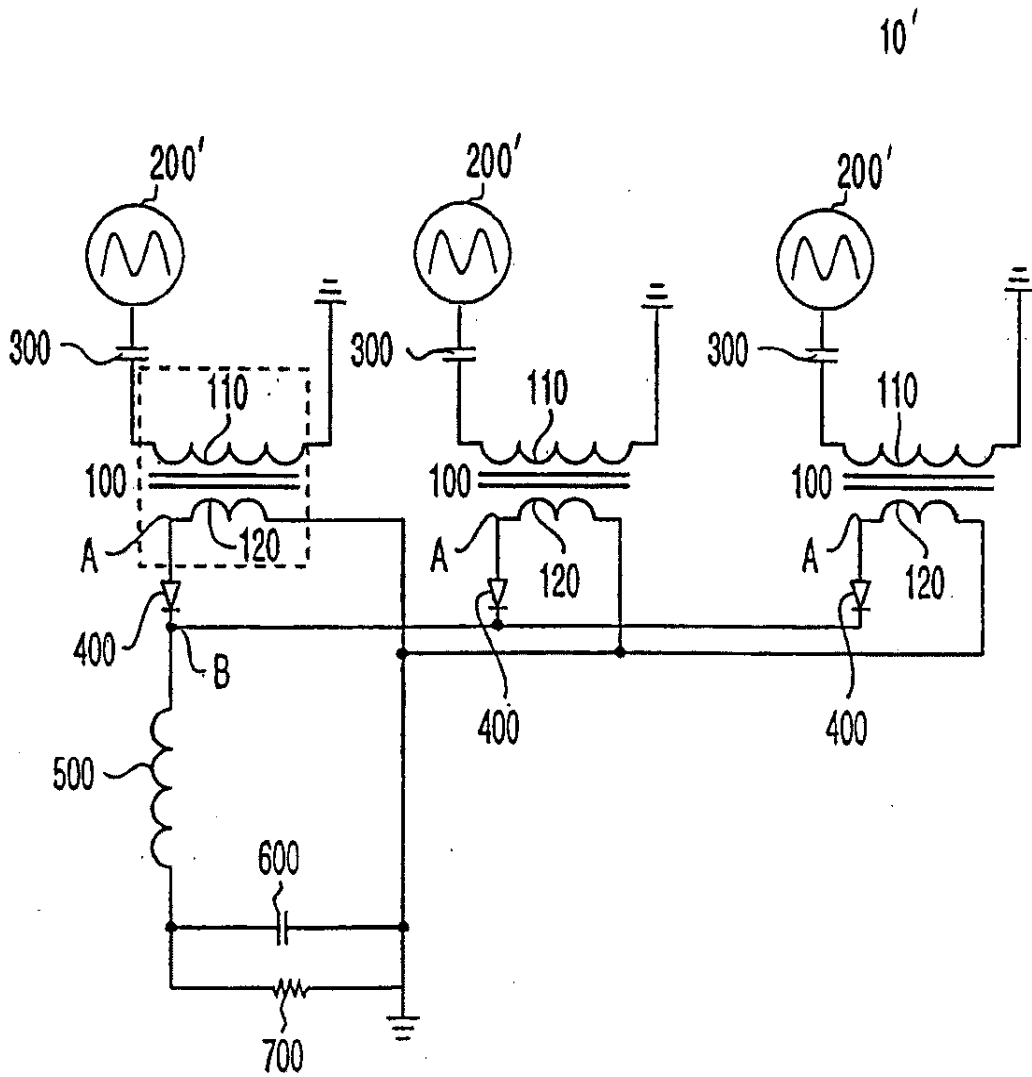
【補正対象書類名】図面

【補正対象項目名】図6

【補正方法】追加

【補正の内容】

【図6】



【手続補正5】

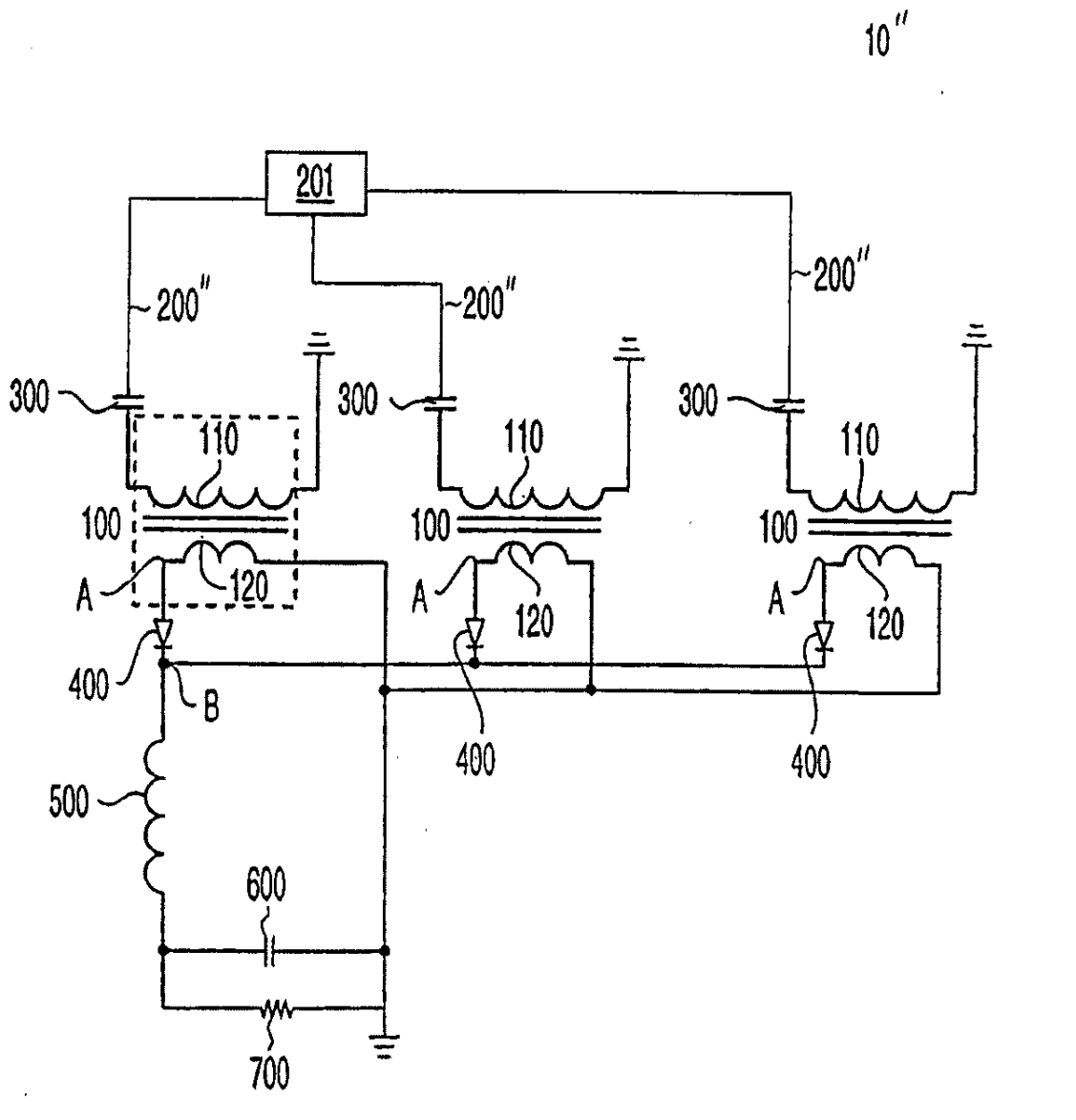
【補正対象書類名】図面


【補正対象項目名】図7

【補正方法】追加

【補正の内容】

【図7】



<b>INTERNATIONAL SEARCH REPORT</b>		International application No. <b>PCT/CN02/00920</b>
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<b>IPC7 H02M7/00</b>		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols)		
<b>IPC7 H02M7/00 H02M3/00 H02J1/00 H02J3/00</b>		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>CNPAT WPI EPODOC PAJ</b>		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN,Y,2453604 (THE UNIVERSITY OF ZHEJIANG) 10.Oct.2001(10.10.01) See the whole document	1-28
A	CN,A,1286523 (THE UNIVERSITY OF AVIATION AND SPACEFLIGHT OF NANJING) 7.MAR.2001(07.03.01) See the whole document	1-28
A	U.S.A.5668646 (THE BOARD OF TRUSTEES OF THE UNIVERSITY OF ILLINOIS, URBANA, ILL.) 16.Sep.1997(16.09.97) See the whole document	1-28
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&amp;" document member of the same patent family</p>	
Date of the actual completion of the international search <b>20.Jan.2003(20.01.03)</b>	Date of mailing of the international search report <b>13 FEB 2003 (13.02.03)</b>	
Name and mailing address of the ISA/CN 6 Xituchong Rd., Jimen Bridge, Haidian District, 100088 Beijing, China Facsimile No. 86-10-62019451	Authorized officer ZHANG, Haijun Telephone No. 86-10-62093820 	

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN02/00920

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US,A,5663876 (LUCENT TECHNOLOGIES INC.,MURRAY HILL,N.J.) 2.Sep.1997(02.09.97) See the whole document	1-28
A	US,A,5600546 (COMPUTER PRODUCTS,INC.,BOCARATON,FLA.) 4.Feb.1997(04.02.97) See the whole document	1-28
A	CN,U,86202265 (ENGINEERY INDUSTRY DEPARTMENT OF ENGINEERY RESEARCH INSTITUTE) 17.Dec.1986(17.12.86) See the whole document	1-28

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.  
**PCT/CN02/00920**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
CN2453604 Y	10.10.01	NONE	
CN1286523 A	07.03.01	NONE	
US5668464 A	16.09.97	WO9613766 A AU4105296 A	09.05.96 23.05.96
US5633876 A	02.09.97	NONE	
US5600546 A	04.02.97	EP0768748 A CN1151630 A US5652700 A JP9266670 A US5751561 A US5995383 A	16.04.97 11.06.97 29.07.97 07.10.97 12.05.98 30.11.99
CN86202265 U	17.12.86	NONE	

(81)指定国 AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZM, ZW

(74)代理人 100110364

弁理士 実広 信哉

(72)発明者 ガイキット・フランキ・ブーン

中華人民共和国・ホンコン・クーロン・シャム・シュイ・ポ・キラン・ストリート・312・ファースト・フロア

(72)発明者 マンヘイ・ボン

中華人民共和国・ホンコン・エイピー・レイ・チャウ・サウス・ホライズンズ・イー・ファイ・コート・(番地なし)・タワー13A・フラットジー・ファーストフロア

(72)発明者 チュイボン・ジョー・リウ

中華人民共和国・ホンコン・ニュー・テリトリーズ・クワイ・チュン・(番地なし)・クワイ・フン・ハウス・フラット・3406

Fターム(参考) 5H006 AA07 CA02 CA07 CB03 CC01 CC04

5H730 AA15 BB27 DD03 DD16 EE03 EE75

5H740 BA12 BB05 BB07 NN06